**Simplikasi K-Map untuk BCD-to-7segmen**

Yulvi Hidayati (15/386045/SV/09431)

Laboratorium Elektronika dan Instrumentasi

Departemen Teknik Elektro dan Informatika Sekolah Vokasi

Universitas Gadjah Mada Yogyakarta

Email: hidayatiyulvi@gmail.com

*Abstract*— ***Pada percobaan di praktikum ini praktikan membuat sebuah design rangkaian BCD-to-7segmen menggunakan software Altera dan di simulasikan ke FPGA, untuk dapat membuat rangkain tersebut hal pertama yang harus dilakukan adalah membuat simplifikasi K-Map dari data tabel kebenaran untuk menampilkan angka 1-9 dari 4 buah inputan switch . dengan metode simplifikasi K-map praktikan dapat membuat fungsi rangakain dengan muda dari setiap output led 7segmen sehingga membentuk karakter,huruf atau angka yang diinginkan sesuai dengan tabel kebenaran.***

*Kata kunci:* Simplifikasi K-Map , 7segmen

**1.Latar Belakang**

7 segmen adalah sebuah rangkain kombinasi dari segmen-segmen yang berfungsi untuk menampilkan informasi atau data digital dalam bentuk angka, huruf atau bahkan karakter lain. 7segmen tersebut adalah LED yang dapat menyala jika diberi tegangan pada pin-pinnya. Bcd (Binary Code Decimal) adalah suatu system pengkodean bilangan decimal yang dikonversikan dalam betuk bilangan biner. Pada praktikum ini BCD kode biner yang digunakan berfungsi untuk mewakili nilai digit dari decimal saja, yaitu dari angka 0 hingga 9.

II. METODE PERCOBAAN

1. Alat dan Bahan

* Pc dengan software Altera
* 1 set FPGA

1. Prosedur Percobaan
2. Membuat rangkaian BCD to 7 segmen dengan cara menggunakan simpifikasi menggunakan K-Map dari tabel yang telah diberikan.
3. Membuat rangkaian 7 segmen dari fungsi yang didapat dari simpifikasi menggunakan software Quartus 64 bit.
4. Mengabungkan semua output sebelum gerbang NOT diparalel dengan gerbang OR, kemudian ditambah not, ini dilakukan untuk output enable /memilih 7 segmen yang ada di FPGA.
5. Jalankan program lalu masukan 4 input pada FPGA dan amati hasilnya.
6. Jika rangkaian 7 segmen sudah benar menampilkan angka sesuai inputan, langkah selanjutnya membuat symbol bsf.
7. Buka project 7 segmen yang sudah dibuat sebelumnya, create new file pilih text file.
8. Save text file tersebut dengan format bsf file , dengan menambahkan “.bsf” pada akhir nama file.
9. Pilih file , create symbol, lalu pilih bsf file yang telah dibuat sebelumnya lalu replace.
10. Tes symbol yang dibuat dengan memasukkan input outputan , upload ke FPGA amati hasilnya.

III. HASIL PERCOBAAN

Hasil percobaan yang dilakukan saat praktikum terdiri dari rangkaian yang didapat dari simpifkasi K-Map sesuai tabel kebenaran untuk menapilkan angka 0-9.

**K-MAP DAN GAMBAR RANGKAIAN TERLAMPIR**

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| INPUT | | | | OUTPUT | | | | | | |
| W | X | Y | Z | a | b | c | d | e | f | g |
| 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |
| 0 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 |
| 0 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 |
| 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 |
| 1 | 0 | 1 | 0 | x | x | x | x | x | x | x |
| 1 | 0 | 1 | 1 | x | x | x | x | x | x | x |
| 1 | 1 | 0 | 0 | x | x | x | x | x | x | x |
| 1 | 1 | 0 | 1 | x | x | x | x | x | x | x |
| 1 | 1 | 1 | 0 | x | x | x | x | x | x | x |
| 1 | 1 | 1 | 1 | x | x | x | x | x | x | x |

IV. ANALISA

Pada tabel kebenaran yang ada dapat dianalisa bahwasanya data yang ingin ditampilkan pada 7 segmen adalah angka dari 0-9 , keluaran tersebut akan muncul dari masukan switch FPGA , inliah yang disebut BCD yaitu binary code decimal atau code biner dari angka decimal. Untuk bisa menampilkan ke dalam display 7 segmen terlebih dahulu harus membuat fungsi-fungsi /persamaan rangkaian setiap output dari led a-g pada 7 segmen.

Fungsi rangkaian tersebut dapat dibuat dengan cara simplifikasi K-Map dengan menarik nilai perkolom output dengan metode K-map , dalam percobaa ini K-Map yang digunakan menggunakan metode minterm yakni memilih keluaran angka 1. Untuk lebih jelasnya dapat dilihat pada data hasil percobaan K-Map (data terlampir) dari K-map tersebut didapatkan fungsi rangakaian sebagai berikut:

A = w + y + xz +x’z’

B = x’ + y’z’ + yz

C = x + y’ + z

D = x’z’ + yz’+ xy’z + x’y + w

E = x’z’ + yz’

F= w + y’z’ + xy’ + xz’

G= x’y + yz’ + xy’ + w

Setelah mendapatkan persamaan/fungsi rangkaian diatas barulah dapat membuatnya menjadi rangkaian secara keseluruhan pada software quartus, dapat dilihat pada hasil percobaan gambar rangkaian (data terlampir) pada gambar tersebut terlihat bahwa setiap output a-g diparalel dengan gerbang or kemudian outputnya di or kan lagi ini merupakan output enable utuk memilih 7 segmen mana yang kan dipgunkan pada modul FPGA karena pada modul FPGA itu sendiri terdapat 4 buah 7segmen dan pada percobban praktikum ini saya memasukkan pin planner pada output enable ke pin 133 yaitu 7segmen paling kanan.

Rangkaian enable tersebut ditarik dari output 7segmen dari a-g sebelum gerbang not hal ini dilakukan karena modul FPGA yang digunakan adalah aktif low sehingga perlu inputan sebelum gerbang not agar kedaan awal 7segmen mati sebelum adanya inputan switch, untuk menganalisanya saya mencobakan menarik dari setalah not dan hasil yang di dapat pada saat input switch ditekan 1000 (angka 8) display 7 segmen tidak menyala padahal seharusnya munjukkan angka 8, terbukti jika rangkaian yang benar dengan mnarik rangkaian enable tersebut sebelum not.

Setelah troubleshooting rangkaian dan hasil nya sudah benar selanjutnya rangkaian yang komplek stersebut dapat lebih sederhana dengan membuat nya menjadi symbol, sehingga jika ingin menggunakan rangakain 7 segmen pada percobaan berikutnya tidak perlu lagi membuat rangkaian yang begitu panjang cukup dengan symbol sederhana . dan jikalau ada kesalahan pada hasil symbol tersebut praktikan dapat mengecek rangkaian pembangun symbol tersebit apakah sudah benar atau belum.

V. KESIMPULAN

1. K-Map dapat digunakan untuk simplifikasi dalam membuat rangkaian.
2. Untuk dapat membuat K-Map sebelumnya harus membuat tabel kebenaran, BCD atau konversi bilangan decimal ke biner yang ingin ditampilkan pada 7 segmen,.
3. Output dari rangkaian 7 segmen di parallel dengan or kemudian di kasih not untuk output enable ke FPGA
4. Pemberian not pada setiap input output rangkaian dikarenakan modul fpga yang digunakan bersifat aktif low.
5. Software quartus dapat membuat rangkaian yang begitu kompleks dan rumit dijadikan symbol yang menjadi lebih sederhana untuk digunakan pada skematik lainnya.

REFERENSI

[1] Modul praktikum Elektronika Digital Lanjut